

F.E.P

Model DHD-500



 DAE HAN INSTRUMENT CO., LTD.

복수 측정소의 경우 호스트 컴퓨터 와 자료 수집 장치의 송수신 라인을 1 회선으로 하기 위하여 자료수집 장치의 상위에 연결하는 시스템



기능

- 포트별 실시간 통신 상태 확인
- 다양한 프로토콜(대기, 기상, 수질 등)
- 시스템 오류감지 및 자동 복귀
- 자료 수집 장치 또는 관제 센터와 시리얼 통신을 하는 경우에 통신 선로 단일화.
- 자료 수집장치와 관제 센터간에 통신 상태를 실시간으로 확인

FEP (Front End Processor)

General specification

CPU : Embedded VIA low power processor, on-die 128 KB L1 cache memory, Eden-667/C3-LP

2nd Cache memory : 64 kB on the Eden/C3 processor

Watch dog Timer : 1-62 Sec 62 level intervals, system reset or irq1 I/O

RS-232 : 3 Port support

RS-232/422/485 : 1 Port Support

USB : 4 Port support

Ethernet : 10/100 Mbps and RJ-45, IEEE802.3 100 BASE-T Fast Ethernet compatible

DISPLAY

Resolution : VGA/LCD interface Support 16 or 24-bit (600*800 10,4 Inch)

MAIN MEMORY

Program Memory : 512 M Fresh (ROM)

Data Memory : 256 M S-Ram (RAM)

Multi Port

Port : 4 Port or 8 Port

Speed : Maximum 921,6 K Bps

Bus Interface : compact PCI

Line Interface : RS/232/422/485

Dimension

Unit (mm)

